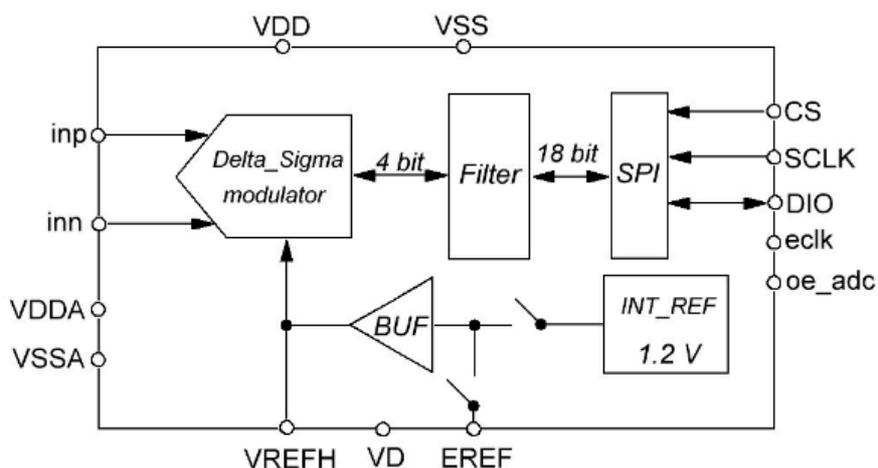


## 18 РАЗРЯДНЫЙ ДЕЛЬТА-СИГМА АЦП

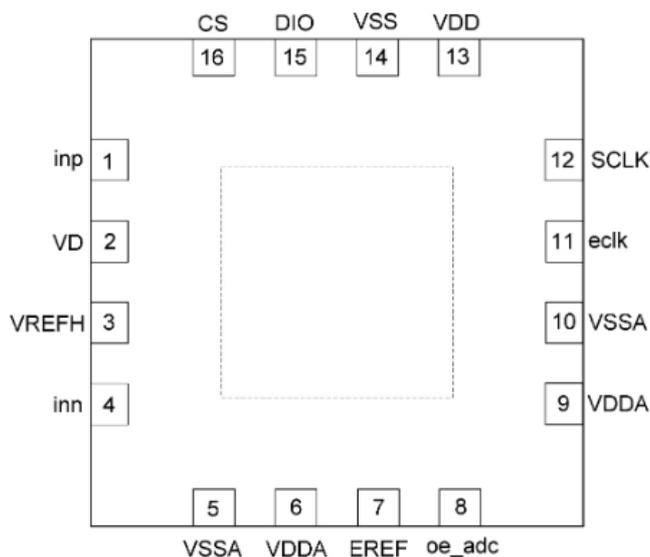
### КЛЮЧЕВЫЕ ОСОБЕННОСТИ

- 18 разрядный дельта-сигма АЦП, с дифференциальным входом, скорость преобразования до 50 Квыб/сек.
- Встроенный источник опорного напряжения 1.2В и буфер опорного напряжения.
- Возможность работы с внешним источником опорного напряжения от 1 В до 1.5 В.
- Последовательный интерфейс SPI, с рабочей частотой до 5 МГц.
- Диапазон напряжений питания от 3 В до 3.6 В.
- Рабочий диапазон температур от -60С до +125С.
- Технология изготовления HCMOS\_8D\_3V (АО "Микрон").
- Исполнение в корпусе: QFN16(3мм\*3мм) или без корпусное: размер кристалла 1.4 мм \* 1.2 мм.

### СТРУКТУРНАЯ СХЕМА МИКРОСХЕМЫ



### ОБОЗНАЧЕНИЕ ВЫВОДОВ МИКРОСХЕМЫ



Вид сверху, корпус QFN16 (3мм\*3 мм)

## 18 РАЗРЯДНЫЙ ДЕЛЬТА-СИГМА АЦП

## ФУНКЦИИ ВЫВОДОВ МИКРОСХЕМЫ

Название	QFN24	Описание
inp	1	Положительный вход АЦП.
VD	2	Выход буфера внутреннего синфазного напряжения. Работает с керамической емкостью 1 мкФ.
VREFH	3	Выход буфера опорного напряжения. Работает с керамической емкостью 4.7 мкФ.
inn	4	Отрицательный вход АЦП.
VSSA	5	Аналоговая земля.
VDDA	6	Аналоговое напряжения питания 3.3В.
EREF	7	Вход подачи внешнего опорного напряжения от 1В до 1.5В.
oe_adc	8	Выход сигнала готовности данных АЦП.
VDDA	9	Аналоговое напряжения питания 3.3В.
VSSA	10	Аналоговая земля.
eclk	11	Вход подачи внешней тактовой частоты от 1 МГц до 4 МГц (по умолчанию работа от внутреннего RC генератора 3.2МГц).
SCLK	12	Тактовая частота SPI master.
VDD	13	Цифровое питание 3.3В.
VSS	14	Цифровая земля.
DIO	15	Входные/выходные данные SPI (по умолчанию вывод настроен на прием данных).
CS	16	Вход выбора чипа SPI.

Термоплощадки на дне корпуса соединить с VSSA, VSS.

**18 РАЗРЯДНЫЙ ДЕЛЬТА-СИГМА АЦП**
**ПРЕДЕЛЬНЫЕ ХАРАКТЕРИСТИКИ**

Параметр	Обозначение	Условия	Min	Max	Ед. Измерения
Максимальное напряжение питания	VDD, VDDA		-0.3	4	В
Максимальный ток нагрузки цифровых выходов	I <sub>do_max</sub>		-2	2	мА
Уровень стойкости к статическому электричеству	V <sub>ESD</sub>	HBM	-	2	КВ
Температура хранения	T <sub>s</sub>		-60	150	°С
Температура перехода	T <sub>j</sub>		-60	175	°С
Максимальная рассеиваемая мощность	P <sub>tot</sub>		-	40	мВт

**ЭЛЕКТРИЧЕСКИЕ ХАРАКТЕРИСТИКИ (ТЕМПЕРАТУРА -60 ... +125°C)**

Параметр	Обозначение	Условия	Значения			Ед. Измерения
			Min	Typ	Max	
<b>Параметры питания</b>						
Напряжение питания	V <sub>cc</sub>	-	3	3.3	3.6	В
Ток потребления	I <sub>VDD+VDDA</sub>	-	-	7.5		мА
Длительность фронта напряжения питания	tr <sub>vdd</sub>	-	-	-	2	нс
<b>Аналоговый вход</b>						
Абсолютное входное напряжение	U <sub>in_abs</sub>	Внутр. или внешний REF.	0	-	2.5	В
Синфазное напряжение			1.2	VREF/2	2	В
Выходная емкость на выводах in <sub>p</sub> , in <sub>n</sub>	C <sub>in<sub>p</sub>, in<sub>n</sub></sub>		-	5	-	пФ
<b>Источник опорного напряжения, буфер опорного напряжения, внешнее опорное напряжение</b>						
Напряжение внутреннего REF	VREF <sub>int</sub>		-	1.21	-	В

## 18 РАЗРЯДНЫЙ ДЕЛЬТА-СИГМА АЦП

## ЭЛЕКТРИЧЕСКИЕ ХАРАКТЕРИСТИКИ – ПРОДОЛЖЕНИЕ

Параметр	Обозначение	Условия	Значения			Ед. Измерения
			Min	Typ	Max	
Температурный дрейф внутреннего REF	$TC_{VREF}$		-	16	-	мкВ/°С
Напряжение внешнего REF	$VREF_{ext}$		1	1.2	1.5	В
Внешняя емкость фильтра опорного напряжения	$Cvrefh\_f$		4.7			мкФ
Внешняя емкость буфера опорного напряжения	$Cvref\_buf$		1			мкФ
<b>Статические характеристики</b>						
Разрешение				18		бит
Дифференциальная нелинейность	DNL			±1		лсб
Интегральная нелинейность	INL			±3		лсб
<b>Динамические характеристики</b>						
Сигнал + шум + искажения	SINAD		-	90	-	дБ
Динамический диапазон свободный от гармоник	SFDR	$dU_{in}=0.8*VREF$ $F_{in}=1.5625$ КГц OSR=128	-	100	-	дБ
Эффективная разрядность	ENOB		-	14.7	-	бит
<b>Временные характеристики</b>						
Время установления внутреннего REF	$tref\_rdy$	$Cvrefh=4.7$ мкФ	-	2.5	-	мс
Длительность преобразования	$tconv$	-	-	20(osr=64) 40(osr=128) 80(osr=256)	-	мкс
Время установления фильтра дециматора	$tset\_filt$		3*tconv(mode_filt=0) 7*tconv(mode_filt=1, нелинейность АЧХ +/-0.5 дБ)			
Полоса пропускания фильтра дециматора			0 ÷ 1/(4*tconv)			
Частота внутреннего RC генератора			-	3.2	-	МГц
Частота внешнего тактового сигнала	$F_{clk}$		1	3.2	4	МГц

## 18 РАЗРЯДНЫЙ ДЕЛЬТА-СИГМА АЦП

## ЭЛЕКТРИЧЕСКИЕ ХАРАКТЕРИСТИКИ – ПРОДОЛЖЕНИЕ

Параметр	Обозначение	Условия	Значения			Ед. Измерения
			Min	Typ	Max	
<b>Характеристики SPI</b>						
Период SCLK	t_sclk	–	0.2	–	–	мкс
Ширина 1 на выводе CS	tcs	–	1.25	–	–	мкс
Задержка перед SCLK после перепад CS из 1 в 0	td1_sclk	–	1.25	–	–	мкс
Задержка между последними принятыми данными и установкой CS из 0 в 1.	td2_sclk	–	1.25	–	–	мкс
Уровень логической 1	Vih	–	0.7*Vcc	–	Vcc	
Уровень логической 1	Vil	–	0	–	0.3*Vcc	

## ОПИСАНИЕ АЛГОРИТМА РАБОТЫ С АЦП

18 разрядный дельта-сигма АЦП состоит из аналогового дельта-сигма модулятора, с 4 битным выходом и цифрового фильтра дециматора, с программируемой децимацией от 64 рас до 256 рас. Модулятор преобразует дифференциальный входной сигнал (Uinp-Uinn) в цифровые выходные отсчеты, с частотой 3.2Мвыб/с, далее цифровой фильтр дециматор, формирует 18 битные знаковые отсчеты, с частотами обновления данных: 50 Квыб/с (osr=64 раза), 25 Квыб/с (osr=128 раз), 12.5 Квыб/с (osr=256 раз). Полоса пропускания цифрового фильтра, на децимации osr=64 раза, составляет от 0 Гц до 12.5 КГц. Возможно включение дополнительного фильтра компенсатора нелинейности АЧХ (mode\_filt=1), в этом режиме нелинейность во всей полосе пропускания не превысит +/-0.5дб. Для обеспечения минимального времени установления фильтра (3 первых выходных отсчета выходных данных), фильтр компенсатор должен быть отключен, при включенном фильтре компенсаторе, время стабилизации составит 7 первых выходных отсчета.

В качестве источника опорного напряжения можно использовать встроенный источник термостабильного напряжения 1.21 В, с возможностью подстройки его температурной зависимости (TRIM\_BG) или внешний источник опорного напряжения от 1В до 1.5В (вывод EREF). Буферы опорного напряжения и внутреннего синфазного напряжения (VDDA/2) интегрированы внутри микросхемы, поэтому допустимо применение внешних источников опорного напряжения с высоким выходным сопротивлением.

Тактирование микросхемы АЦП возможно от встроенного RC генератора, с частотой 3.2 МГц и возможностью подстройки его частоты. Так же возможно тактирование от внешнего источника тактовой частоты (от 1 МГц до 4 МГц). В приложениях, требующих стабильности во времени, скорости преобразования, рекомендуется тактировать микросхему внешним высокостабильным источником тактовой частоты (кварцевый генератор).

## 18 РАЗРЯДНЫЙ ДЕЛЬТА-СИГМА АЦП

### ОПИСАНИЕ АЛГОРИТМА РАБОТЫ С АЦП - ПРОДОЛЖЕНИЕ

Для настройки микросхемы АЦП и чтения данных преобразования применяются 3 выводной SPI (CS, SCLK, DIO). Входные и выходные данные интерфейса передаются по одному двунаправленному выводу микросхемы: DIO. Пакеты данных, передаваемые и принимаемые интерфейсом, являются 24 битными. Для синхронного сбора данных с АЦП предусмотрен вывод сигнала готовности данных АЦП, который может является сигналом прерывания для мастер устройства. Более подробное описание интерфейса и конфигурационных регистров приведено в разделе описание последовательного интерфейса SPI.

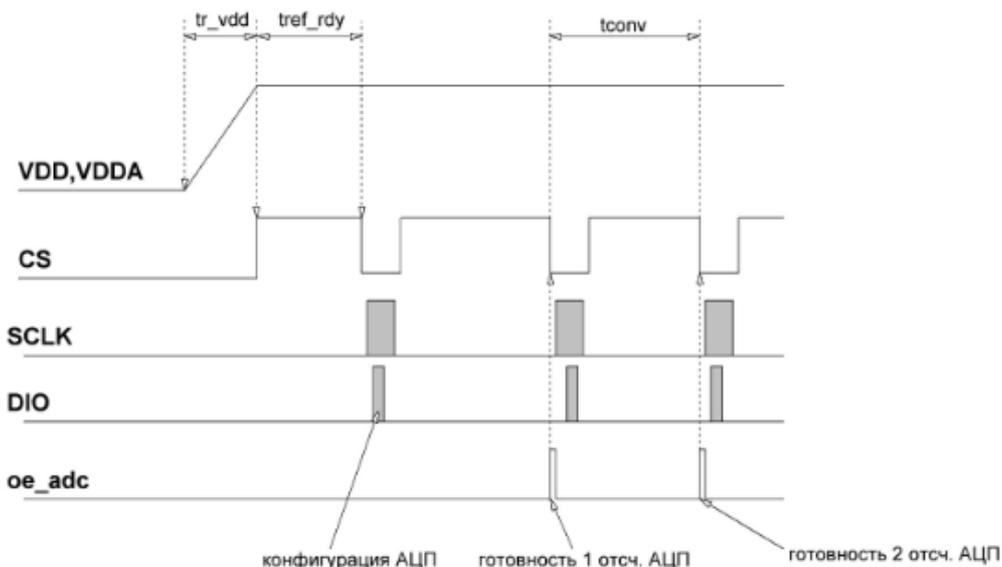


Диаграмма включения напряжения питания и формирования сигналов SPI, готовности данных АЦП

### ОПИСАНИЕ РЕГИСТРОВ МИКРОСХЕМЫ И ПОСЛЕДОВАТЕЛЬНОГО ИНТЕРФЕЙСА SPI

Разрядность регистров микросхемы 18 бит, для конфигурации и подстройки микросхемы отведены два регистра CONF\_1,2. Регистр преобразованных данных: ADC\_DATA.

Регистр	Доступ	Значение по сбросу питания (hex)(По SYS_RES)	Адрес регистров (hex)
CONF_1	Read/Write	4E3	0
CONF_2	Read/Write	3F	1
ADC_DATA	Read	0	2

**18 РАЗРЯДНЫЙ ДЕЛЬТА-СИГМА АЦП**
**РЕГИСТР CONF\_1**

Название	res (dec)	Тип	Примечание
EN [0]	1	RW	Включение/выключение АЦП. 0= выключено; 1= включено.
dwa_off [1]	1	RW	Включение/выключение алгоритма DWA, для компенсации нелинейности дельта-сигма модулятора. 0= включено; 1= выключено.
d_nf2 [2]	0	RW	Подстройка системы тактирования дельта-сигма модулятора. 0= типовая задержка d_nf2; 1= увеличенная задержка d_nf2.
d_fcmp [3]	0	RW	Подстройка системы тактирования дельта-сигма модулятора. 0= типовая задержка d_fcmp; 1= увеличенная задержка d_fcmp.
d_dwa [4]	0	RW	Подстройка системы тактирования дельта-сигма модулятора. 0= типовая задержка d_dwa; 1= увеличенная задержка d_dwa.
TRIM_BG [8:5]	7	RW	Подстройка температурной зависимости внутреннего ИОН.
sref [9]	0	RW	Выбор источника опорного напряжения. 0= внутренний ИОН, Uref_int= 1.2В; 1= внешний ИОН, Uref_ext=1÷1.5 В.
osr [11:10]	1	RW	Установка числа децимации цифрового фильтра. 0= 64 раза (50 Квыб/с); 1= 128 рас (25 Квыб/с); 2,3= 256 рас (12.5 Квыб/с).
mode_filt [12]	0	RW	Включение/выключение цифрового компенсатора АЧХ. 0= включен; 1= включен (нелинейность АЧХ в полосе пропускания +/-0.5 дб).
[17:13]	0	RW	Резерв.

**РЕГИСТР CONF\_2**

Название	res (dec)	Тип	Примечание
en_rc [0]	1	RW	Включение/выключение RC генератора. 0= выключен; 1= включен.
trim_rc [6:1]	31	RW	Подстройка частоты RC генератора.
set_clk [7]	0	RW	Выбор источника тактового сигнала. 0= RC генератор; 1= внешний тактовый сигнал (1МГц/4 МГц).
stop_clk_sdm [8]	0	RW	Остановка тактовой частоты на АЦП. 0= частота подаётся, 1= частота остановлена.
[17:9]	0	RW	Резерв.

**18 РАЗРЯДНЫЙ ДЕЛЬТА-СИГМА АЦП**
**РЕГИСТР ADC\_DATA**

Название	res (dec)	Тип	Примечание
ADC_OUT [17:0]	0	R	Выходные данные АЦП.

Обмен данными с микросхемой производится 24 битными пакетами данных. Структура принимаемых и передаваемых пакетов описана ниже. По умолчанию микросхема настроена на прием данных по линии DIO.

**ПАКЕТ ЗАПИСИ КОНФИГУРАЦИОННЫХ РЕГИСТРОВ (CONF\_1,2)**

Данные по линии DIO, slave= прием						
23	22	21*	20	19	18	17:0
Адрес		1	0	0	0	Запись данных конфигурационного регистра

**ПАКЕТ ЧТЕНИЯ КОНФИГУРАЦИОННЫХ РЕГИСТРОВ**

Данные по линии DIO, slave= прием						Данные по линии DIO, slave= передача
23	22	21*	20	19	18	17:0
Адрес		0	0	0	0	Чтение данных конфигурационного регистра

**ПАКЕТ ЧТЕНИЯ РЕГИСТРА ДАННЫХ АЦП**

Данные по линии DIO, slave= прием						Данные по линии DIO, slave= передача
23	22	21*	20	19	18	17:0
Адрес		0	0	0	0	Чтение регистра данных АЦП

\* 21 бит в пакете определяет режим: запись =1, режим чтения =0.

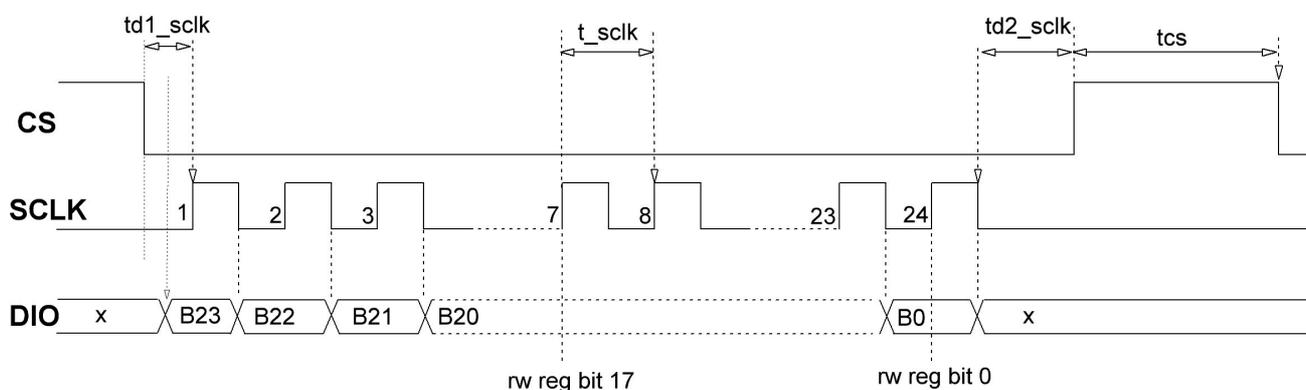
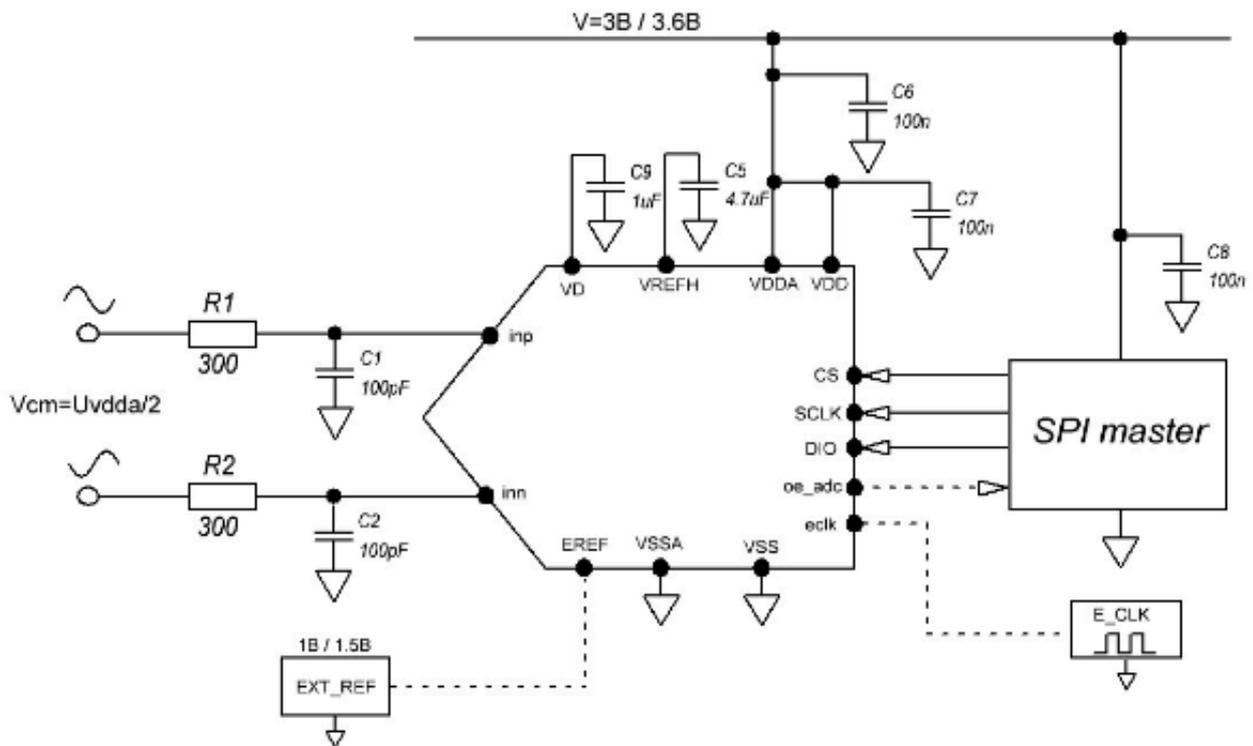


Диаграмма сигналов SPI

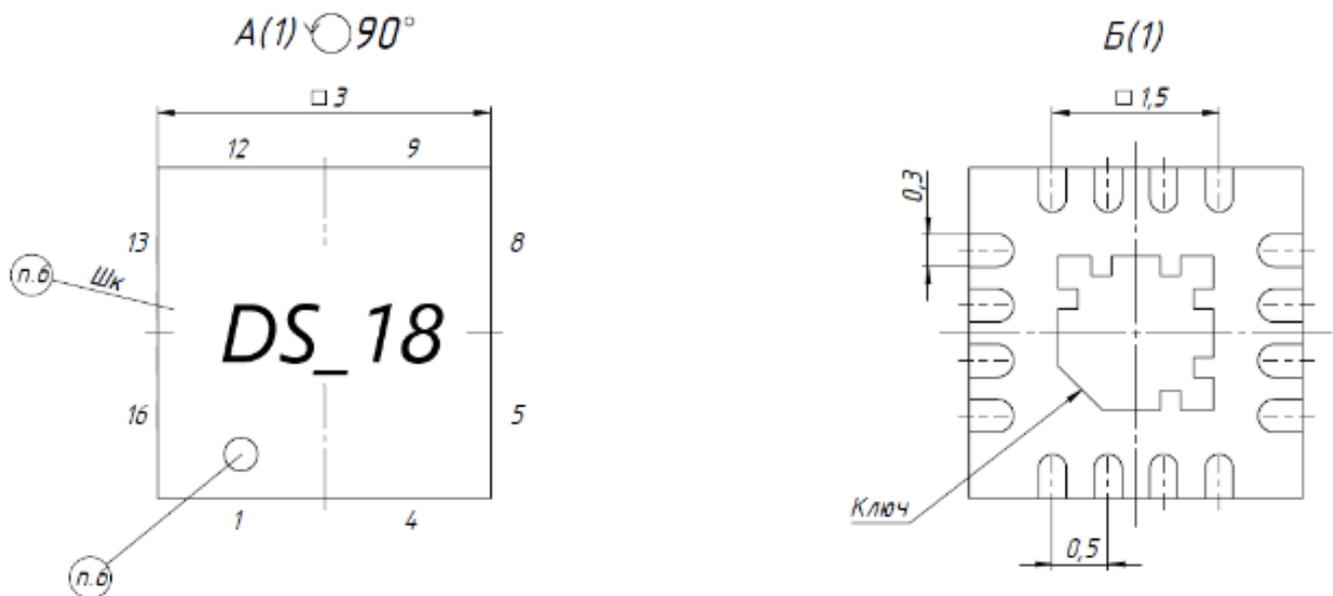
**18 РАЗРЯДНЫЙ ДЕЛЬТА-СИГМА АЦП**

ТИПОВЫЕ СХЕМЫ ВКЛЮЧЕНИЯ АЦП



Типовая схема включения микросхемы АЦП

ГАБАРИТНЫЙ ЧЕРТЕЖ КОРПУСА МИКРОСХЕМЫ



QFN16 (3 мм x 3 мм)